

Zusammenfassung

Die Nachfrage nach Hochgeschwindigkeits-Datenverbindungen ist in den letzten Jahrzehnten stetig gestiegen. Flexible optische Transceiver auf Basis von Digital-Analog-Wandlern (DACs) und Analog-Digital-Wandlern sind gefragt, um software-definierte Kommunikationssysteme zu ermöglichen. Die Performanz von Hochgeschwindigkeits-DACs wird durch drei zentrale Parameter bestimmt: Abtastrate, analoge Bandbreite und effektive Bitanzahl (ENOB). Moderne Complementary Metal Oxide Semiconductor (CMOS) DACs sind aufgrund technologischer Beschränkungen in ihrer Bandbreite begrenzt. Zur Überwindung dieser Beschränkungen können parallele DAC-Architekturen genutzt werden, die als Interleaving Konzepte bezeichnet werden.

In dieser Arbeit werden zwei DAC Interleaving Konzepte im Detail untersucht: Analog Multiplexing DAC (AMUX-DAC) und Frequency Interleaving DAC (FI-DAC). Der AMUX-DAC enthält einen analogen Multiplexer mit hoher Bandbreite, um die Ausgangssignale mehrerer DACs sequentiell auf einen kombinierten Ausgang umzuschalten. Der FI-DAC enthält ein analoges Signalverarbeitungssystem bestehend aus Mischern, Filtern und einem Kombiniierer, um das Ausgangsspektrum aus mehreren Frequenzbändern zu synthetisieren. Bei beiden Konzepten weist der kombinierte DAC sowohl eine höhere Abtastrate als auch eine höhere analoge Bandbreite im Vergleich zu einem einzelnen DAC auf.

Diese Arbeit analysiert und untersucht die Grenzen und Möglichkeiten beider Konzepte, um die Grundlage für eine Umsetzung in der Praxis zu schaffen. Hierfür werden Algorithmen der digitalen Signalverarbeitung (DSP), analytische und zeitdiskrete Modelle, numerische Simulationen und Laborexperimente präsentiert. Für die numerischen Simulationen werden geeignete Verhaltensmodelle entwickelt und anschließend angewendet, um die wesentlichen Limitierungen der Performanz zu untersuchen. Die Experimente validieren beide Konzepte in einer Laborumgebung. Darüber hinaus werden analytische Systemmodelle abgeleitet und analysiert. Basierend auf zeitdiskreten Systemmodellen werden geeignete Algorithmen zur Kompensation der analogen Beeinträchtigungen entwickelt. Ihre Funktionsweise wird verifiziert und der Beitrag zur Verbesserung der Performanz ausgewertet. Durch die Analyse und Bewertung verschiedener Einflussfaktoren auf die Performanz werden sowohl die Anforderungen für eine spätere Integration als auch Skalierungslimitierungen ermittelt.

Abstract

The demand for high-speed data interconnects has been rising over the last decades. Flexible optical transceivers based on digital-to-analog converters (DACs) and analog-to-digital converters are desired to enable software-defined communication systems. The performance of high-speed DACs is measured with three main parameters: sampling rate, analog bandwidth, and effective number of bits (ENOB). Modern complementary metal oxide semiconductor (CMOS) DAC performance is bounded by the DAC's analog bandwidth due to technological constraints; hence, parallel DAC architectures are proposed to overcome these limitations, i.e., interleaving concepts.

In this thesis, two interleaving concepts are investigated in detail: analog multiplexing DAC (AMUX-DAC) and frequency interleaving DAC (FI-DAC). The AMUX-DAC comprises a high-bandwidth analog multiplexer (AMUX) to switch the output signals of multiple DACs to a combined output sequentially. The FI-DAC comprises an analog signal processing system consisting of mixers, filters, and a combiner to synthesize the output spectrum from multiple frequency bands. For both interleaving concepts, the combined DAC has a higher sampling rate and an increased analog bandwidth compared to a single DAC.

In order to provide the basis for a practical implementation, this work analyzes and examines the limitations and the potential of both concepts. For this, digital signal processing (DSP) algorithms, both analytical and discrete-time models, numerical simulations, and laboratory experiments are presented. For the numerical simulations, adequate behavioral models are developed and applied to investigate the major performance impairments. The experiments validate the proposed concepts in laboratory environments. Moreover, analytical system models are derived and analyzed. Discrete-time system models allow for formulating appropriate algorithms pre-compensating the analog impairments; they are verified and evaluated regarding performance improvement. By analyzing and evaluating the influence of various impairments onto the overall performance, the requirements for a later integration are deduced and practical solutions are developed. Further, conceptual scaling bottlenecks are identified and analyzed.